Ingeniería Energética
ISSN: 1815-5901
Instituto Superior Politécnico José A. Echeverría.Cujae

López Monteagudo, Francisco Eneldo; de la Torre y Ramos, Jorge; Olvera Olvera, Carlos Alberto; Villagrana Barraza, Santiago; Solís Sánchez, Luis Octavio; Guerrero Ozuna, Héctor

Desempeño de inversores multinivel para energías renovables, una alternativa a la generación distribuida en México

Ingeniería Energética, vol. XLIV, núm. 1, 2023, Enero-Abril, pp. 94-105
Instituto Superior Politécnico José A. Echeverría.Cujae

Disponible en: https://www.redalyc.org/articulo.oa?id=329175192010

- Cómo citar el artículo
- Número completo
- Más información del artículo
- Página de la revista en redalyc.org

Sistema de Información Científica Redalyc
Red de Revistas Científicas de América Latina y el Caribe, España y Portugal
Proyecto académico sin fines de lucro, desarrollado bajo la iniciativa de acceso abierto

Ingeniería Energética,
2023, 44(1): e0703, enero-abril,
ISSN 1815-5901

Universidad Tecnológica de La Habana
José Antonio Echeverría

Artículo de investigación científica y tecnológica

Desempeño de inversores multinivel para energías renovables, una alternativa a la generación distribuida en México

Performance of multilevel investors for renewable energies, an alternative to distributed generation in Mexico

Francisco Eneldo López Monteagudo[I], *, Jorge de la Torre y Ramos[I], Carlos Alberto Olvera Olvera[I], Santiago Villagrana Barraza[I], Luis Octavio Solís Sánchez[I], Héctor Guerrero Ozuna[I]

[I]Unidad Académica de Ingeniería Eléctrica, Universidad Autónoma de Zacatecas, México
*Autor de correspondencia: eneldolm@yahoo.com

Recibido: 11 de enero de 2023 Aprobado: 7 de marzo de 2023

Este documento posee una licencia CreativeCommons Reconocimiento-No Comercial 4.0 internacional

RESUMEN/ ABSTRACT

En la actualidad el empleo de sistemas de generación eléctrica a través de fuentes alternas de energía incrementa continuamente, debido al aumento de la demanda energética, reduciendo las emisiones de CO_2. En este trabajo se desarrolló un prototipo de inversor monofásico multinivel para aplicaciones fotovoltaicas, utilizando la topología de puentes H en cascada con fuentes de corriente directa independientes. Aplicando la técnica de Eliminación Selectiva de Armónicos (SHE) para determinar los ángulos de conmutación apropiados para el control de un inversor multinivel con baja distorsión armónica total (THD). En las condiciones del estado de Zacatecas las principales fuentes alternas de generación de electricidad son la energía solar y energía eólica, mediante la utilización de dispositivos electrónicos de potencia con inversores CC/CA (corriente continua - corriente alterna), para fuentes de generación eléctrica de pequeña, media y alta potencia, que cumplan con los requerimientos de eficiencia, calidad y seguridad establecidas por la Comisión Federal de Electricidad (CFE).
Palabras clave: Eliminación selectiva de armónicos, inversor multinivel, puentes H en cascada.

At present, the use of electrical generation systems through alternative energy sources is continuously increasing, due to the increase in energy demand, reducing CO_2 emissions. In this work, a multilevel single-phase inverter prototype for photovoltaic applications was developed, using the H-bridge topology in cascade with independent direct current sources. Applying the Selective Harmonic Elimination (SHE) technique to determine the appropriate switching angles for the control of a multilevel inverter with low total harmonic distortion (THD). In the conditions of the state of Zacatecas, the main alternative sources of electricity generation are solar energy and wind energy, through the use of power electronic devices with DC/AC inverters (direct current - alternating current), for sources of electricity generation of small, medium and high power, that meet the efficiency, quality and safety requirements established by the Federal Electricity Commission (CFE).
***Key words*:** Selective harmonic elimination, multi-level inverter, cascading H bridges

INTRODUCCION

El desarrollo de tecnologías para el aprovechamiento de las energías renovables tiene un papel muy importante en la generación de energía ante el constante crecimiento del sector eléctrico, uno de los principales impulsores de la economía nacional. La participación de estas energías en la oferta total de energía primaria varía dependiendo del nivel de desarrollo del país. En México la generación de su energía eléctrica con fuentes limpias es del 15.66%, del cual solo el 0.35% es de generación de energía solar [1].

Los paneles o módulos fotovoltaicos son dispositivos electrónicos capaces de convertir la energía solar en electricidad mediante un proceso físico, conocido como efecto fotoeléctrico. Para que la energía del sistema fotovoltaico pueda ser inyectada a la red y se pueda aprovechar de manera convencional, debe cumplir con normas de calidad y eficiencia preestablecidas por el Sistema Eléctrico Nacional (SEN), sin que afecte el funcionamiento de la red eléctrica.

El sistema fotovoltaico debe presentar un sistema de inyección de potencia, cuya función consiste en inyectar la energía producida por el conjunto de células fotovoltaicas, convirtiéndola de corriente directa (DC) a corriente alterna (CA) con las características eléctricas deseadas para poder realizar la interconexión a la red sin afectar su funcionamiento. El sistema de inyección de potencia que realiza esta conversión es el inversor [2]. Los inversores juegan un rol crítico en este reciente avance de aprovechamiento de energías renovables, lo cual ha conducido al desarrollo de múltiples configuraciones de convertidores DC-AC, los inversores multinivel en cascada de DC-AC, son una de las topologías más usadas en aplicaciones de media y alta potencia debido a los beneficios que brinda [3].

La tecnología multinivel se basa en convertidores constituidos por dispositivos electrónicos de potencia, los cuales pueden operar a tensiones y niveles de potencia medios generando una señal de voltaje casi sinusoidal por su conmutación alternada a partir de varios niveles de voltaje de DC, tratando de representar la señal de la red eléctrica, con una distorsión armónica lo suficientemente baja para su posterior inyección a la red. En el sector eléctrico mexicano la producción y consumo de energía eléctrica, respecto a la capacidad de generación de electricidad de la Comisión Federal de Electricidad (CFE) se diversifica en 10 tipos de tecnología: vapor (combustóleo y gas), carboeléctrica, geo-termoeléctrica, ciclo combinado, turbogas, combustión interna, hidroeléctrica, eoloeléctrica, nucleoeléctrica y solar fotovoltaica. Según la secretaria de energía (SENER), se tiene una capacidad instalada de 65 451.8 MW considerando todas las formas de generación interconectadas con generación distribuida. Actualmente en México la energía eólica ha tenido un gran crecimiento en la última década en comparación con la energía solar fotovoltaica que solo representa menos del 0.1%.

DESARROLLO

Principales topologias de inversores multinivel

Existen principalmente tres topologías de inversores multinivel: Diodos Anclados (NPC), Capacitor Flotante (FC) y Puentes H en Cascada (CHB) [4]. Cada puente H en cascada es un convertidor multinivel, en forma de H que es alimentado por un voltaje DC independiente, el cual genera 3 voltajes a la salida (VDC, 0 y -VDC). El inversor multinivel en cascada está formado de un arreglo en serie de varios puentes H, por lo que su salida es la suma de los voltajes de salida de cada puente, a mayor número de etapas en cascada, la señal reproducida se acerca a una senoidal perfecta.

Las ventajas que presenta esta topología comparada a las otras, es que requiere un menor número de componentes para generar el mismo número de niveles de voltaje a la salida, tiene un análisis de operación más sencillo además presenta mayor estabilidad durante su funciona-miento. El principal inconveniente de esta topología es que necesita tantas fuentes de DC aisladas como puentes H [5].
La calidad de una onda de voltaje es cuando se tiene una amplitud y frecuencia constantes igual que la forma sinusoidal. La calidad de la energía eléctrica es un tema importante a la hora de realizar una interconexión a la red, ya que existe una gran cantidad de cargas que demandan una buena calidad para su correcto funcionamiento, así como también existen las car-gas llamadas no lineales, los cuales son circuitos electrónicos que solo absorben cortos impulsos de energía formando ondas a diferentes frecuencias de la onda sinusoidal, provocando la distorsión y variación en las señales de voltaje y corriente a la cual se le llama distorsión armónica total (THD) [6].

Una clave importante para el diseño de un efectivo y eficiente inversor multinivel, es asegurar que la THD en la señal de salida sea lo suficientemente baja. Con más niveles de voltaje, la forma de onda multinivel se vuelve más suave con bajo contenido armónico, pero con muchos niveles, el diseño más complicado y se requiere un controlador más complicado para el inversor [7].
Para que el inversor pueda generar el voltaje deseado es necesario controlar correctamente el encendido y apagado de los semiconductores en él, las técnicas de control se encargan de generar los patrones de conmutación adecuados para generar dicha onda sinusoidal [8]. La técnica eliminación selectiva de armónicos (SHE) es una estrategia de modulación que opera a frecuencia fundamental, elimina armónicas de bajo orden, lo que permite reducir las pérdidas por conmutación, la distorsión armónica total, y de esta forma aumenta la calidad de la potencia suministrada.

El principio de este método es construir una forma de onda conmutada con algunas muescas de voltaje que son utilizadas para cancelar armónicos específicos no deseados, mediante el cálculo apropiado de los ángulos de conmutación. [9]. En esta técnica tiene simetría de cuarto de onda, esto se refiere a que solo es necesario encontrar los ángulos de disparo del primer cuarto del ciclo de la onda ($\pi = 900$), y los demás se encuentran sumándole o restándole el primer cuarto de onda o media onda ($2\pi = 1800$), según el ángulo que se deseé encontrar [10]. Durante la conmutación, cuando los semiconductores se apagan se presentan picos de voltaje o sobrevoltajes que pueden llegar a sobrepasar sus límites de trabajo y provocar la destrucción del dispositivo.

Las redes snubber son circuitos de protección, los cuales son capaces de controlar la reactancia causada por elementos inductivos y capacitivos del circuito durante la conmutación. Mejoran el rendimiento de los semiconductores proporcionando mayor eficiencia, reducen variaciones bruscas de voltaje o corriente que deben soportar, esto los mantiene dentro del área de operación segura [11].

Topologías de inversores multinivel

Se han desarrollado varias topologías de convertidores multinivel, dentro de las más comúnmente se encuentran los convertidores en cascada de puentes H, el convertidor diodo anclado y el convertidor de capacitores flotantes.

Inversores multinivel de diodos anclados

Este inversor multinivel de diodos anclados (IMDA) se caracteriza por dividir la tensión continua de alimentación en una cierta cantidad de niveles por medio de condensadores conectados en serie, la topología para un IMDA de tres niveles, se muestra en la figura 1.

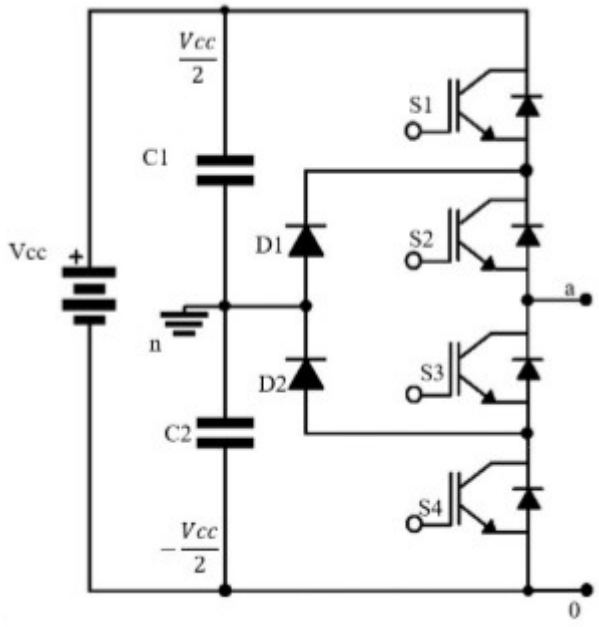

Fig. 1. Topología diodo anclado de tres niveles

En la topología IMDA la cantidad de capacitores necesarios se considera (m−1), en el cual "m" representa el número de niveles del inversor. Además se requiere también (m−1)(m−2)/2 diodos de enclavamiento, los cuales deben ser capaces de bloquear la tensión proveniente del capacitor y de esta forma limitar el estrés de voltaje de los dispositivos de potencia. Conforme incrementa el número de niveles de control de tal forma se mejora la calidad del voltaje de salida y la forma de la onda se asemeja a una onda senoidal.

INVERSORES MULTINIVEL CON CAPACITORES FLOTANTES

La estructura del inversor multinivel de capacitores flotantes (IMCF) es similar a la de IMDA pero utiliza condensadores en lugar de diodos para establecerlos niveles de tensión. En la figura 2, se muestra el diagrama electrónico de un inversor monofásico de tres niveles.

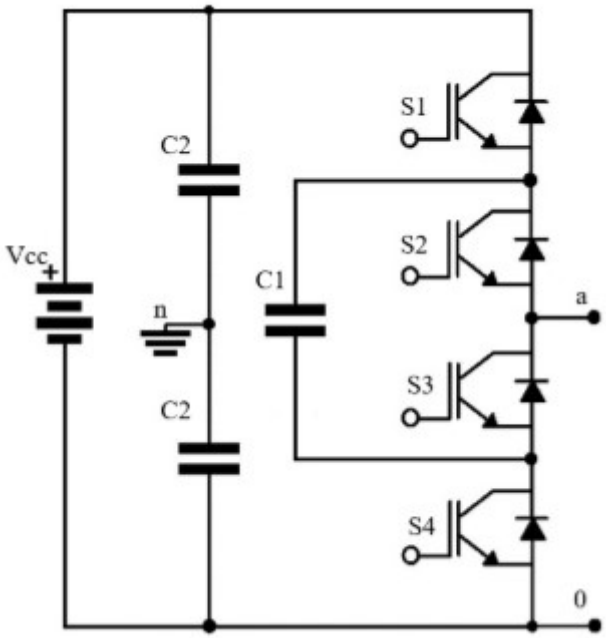

Fig. 2. Topología de inversor con capacitores flotantes de tres niveles

El IMCF de la figura 2, para su construcción requiere de (m−1) condensadores, 2 (m−1) interruptores para m niveles de tensión deseados a la salida y (m−1)(m−2)/2 capacitores auxiliares por fase. Cada condensador debe mantener una tensión fija; sin embargo, debido a que los condensadores no siempre están cargados, el convertidor presenta grandes problemas para mantener equilibrados los niveles de tensión. En este caso, la técnica de modulación implementada debe corregir dicho problema mediante la implementación de un control muy complejo; además, en esta topología es necesario cargar previamente los condensadores antes de empezar a operar como inversor, por lo tanto, el arranque se torna lento.

Inversores multinivel con puentes H conectados en cascada

La topología de inversores multinivel de puentes H conectados en cascada (IMPHC), se basa en la conexión en serie (o cascada) de varios inversores de tres niveles, los cuales se constituyen como celdas y cada una de ellas es alimentada por una fuente de corriente continua (CC) independiente, lo cual evita el uso de diodos de enclavamiento. En la figura 3 a, se muestran la topología de un inversor en cascada con fuentes asimétricas y en la figura 3 b, se muestra la forma de onda para 7 niveles.

Como se observa en la figura 3 a, la tensión de la onda de salida es la suma de los voltajes que se generan en cada celda, estas sumas de voltaje conforman una onda de salida cuasi-senoidal mediante diferentes arreglos de conmutación de los dispositivos semiconductores de potencia (DSP), con la opción de ser controlados mediante las distintas técnicas de conmutación existentes.

Debido a su característica de poseer fuentes de CC independientes, una de las principales ventajas de las topologías de este tipo es la posibilidad de aumentar fácilmente el número de niveles al agregar celdas en cascada sin tener la necesidad de rediseñar la etapa de potencia. Dentro de los IMPHC, surgen dos clasificaciones los que poseen fuentes simétricas y asimétricas, la diferencia entre ellos radica en la magnitud de la fuente de alimentación de cada inversor. Los inversores simétricos requieren que las fuentes de alimentación tengan la misma magnitud, en cambio los asimétricos poseen fuentes de tensión de valores diferentes. Lo anterior se refleja en la cantidad de niveles que pueden generar con base en la misma secuencia de encendido. Resultando que en los inversores asimétricos pueden generar más niveles de tensión que los simétricos.

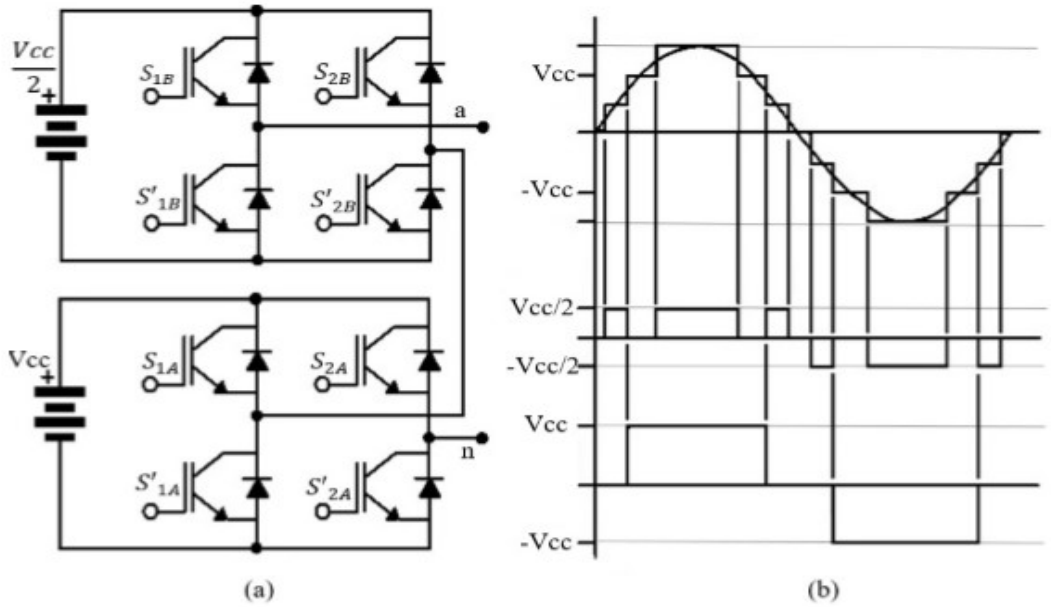

Fig. 3. (a) Topología de Inversor en cascada con fuentes asimétricas, (b) Forma de onda para 7 niveles

Para un IMPHC de fuentes simétricas, en este el número de niveles de tensión a la salida, está dado por m = (2n + 1). Donde "m" representa el número de niveles, y "n" el número de celdas del inversor. En este inversor el numero niveles de voltajes que se puede obtener son 2Vcc, Vcc, 0, -Vcc y -2Vcc. Para este tipo de inversor en una configuración con dos celdas y fuentes simétricas se pueden obtener hasta cinco niveles.

De igual forma para una configuración de dos celdas en cascada, donde se escala la segunda fuente de alimentación al doble de la primera fuente se tiene un IMPHC de fuentes asimétricas, como se puede notar en la figura 3 (a). La forma de onda generalizada para un inversor con 7 niveles de tensión, puede ser observada en la figura 3 (b), la cual se puede generar a partir de distintas secuencias de conmutación de los DSP, en la tabla 1, se muestra la secuencia más utilizada en la literatura consultada.

Tabla 1. Secuencias de conmutación para un IMPHC de 7 niveles

Vout	S_{1A}	S'_{1A}	S_{2A}	S'_{2A}	S_{1B}	S'_{1B}	S_{2B}	S'_{2B}
1.5 Vcc	1	0	0	1	1	0	0	1
Vcc	1	0	0	1	0	1	1	0
0.5 Vcc	0	1	0	1	1	0	0	1
0	0	1	0	1	0	1	0	1
-0.5 Vcc	0	1	0	1	0	1	1	0
- Vcc	0	1	1	0	1	0	0	1
-1.5 Vcc	0	1	1	0	0	1	1	0

La secuencia de conmutación más comúnmente empleada en los IMPHC de fuentes asimétricas para obtener 7 niveles de tensión se indica en la tabla 1, donde "0" representa que el DSP se encuentra apagado y "1" que el DSP se encuentra encendido.

En los IMPHC de fuentes asimétricas se puede obtener hasta nueve niveles de voltaje una escalada tres veces mayor que la otra, siendo este el número máximo de niveles a controlar como lo se establece en la ecuación (1):

$$m = 3^n \qquad (1)$$

Dónde: m representa el número de niveles del inversor, y n representa el número de celdas del IMPHC de fuentes asimétricas.
De igual forma se pueden agregar más celdas de puentes H, cada una con su fuente de CC independiente y de esta manera aumentar el número de niveles, siendo que en un inversor con 3 celdas de puentes H de acuerdo a la ecuación (1), el número de niveles de voltaje será de 27, siendo esta configuración suficiente para cumplir el objetivo de este proyecto degenerar 11 niveles de voltaje.

Técnicas de modulación

Las técnicas de modulación para los algoritmos multinivel son programas o circuitos electrónicos que manejan a los DSP, para que se enciendan o apaguen ciertos niveles del inversor, al mismo tiempo se encargan de regular la amplitud, frecuencia y minimizar el contenido armónico de las tensiones y corrientes de salida del inversor, y dependiendo de la topología se debe encargar de mantener el equilibrio de los condensadores en el bus de continua. Las principales técnicas de modulación para inversores multinivel se muestran en la figura 4.

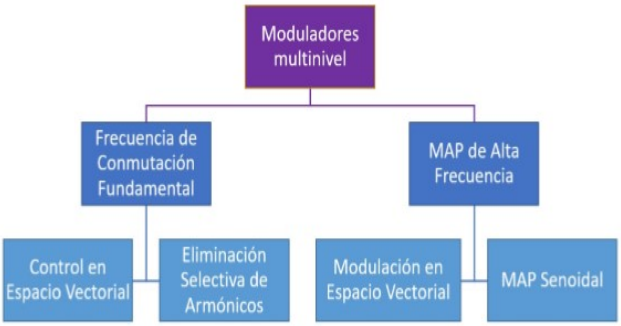

Fig.4. Clasificación de métodos de modulación multinivel

En la figura 4, se muestra el esquema de las principales técnicas de modulación, que se derivan en dos vertientes principales. En la primera vertiente se encuentran las que trabajan a una MAP de Alta Frecuencia en las cuales se tienen la Modulación en Espacio Vectorial y los de MAP senoidal multinivel y en la segunda están los que trabajan a una Frecuencia de Conmutación Fundamental, es decir, que trabajan a la frecuencia de oscilación de la red eléctrica, dentro de estos se tienen el Control en Espacio Vectorial (CEV), y la Eliminación Selectiva de Armónicos (ESA). La importancia de las técnicas de modulación se debe a que estas definen el desempeño de los inversores multinivel.

Diseño del inversor multinivel

Se diseñó y construyó un prototipo de un inversor multinivel de 11 niveles mediante la técnica de eliminación selectiva de armónicos (SHE), el cual trabaje de manera autónoma ajustándose a los cambios de frecuencia que existen en la RED eléctrica.

Etapa de potencia del inversor multinivel

La topología de inversores multinivel de puentes H conectados en cascada con fuentes asimétricas (IMPHC-FA), es la topología que mejor se adapta para el desarrollo del inversor multinivel de11niveles de tensión. La topología de IMPHC-FA desarrollada para el diseño del inversor de 11 niveles se muestra en la figura 5. De la ecuación (1), se comprueba que la topología propuesta para el inversor multinivel, será capaz de proporcionar los 11 niveles de tensión y de esta forma obtener una señal de salida cuasi-senoidal. Para el control del inversor IMPHC-FA se utilizan procesadores digitales de señales (DSP).

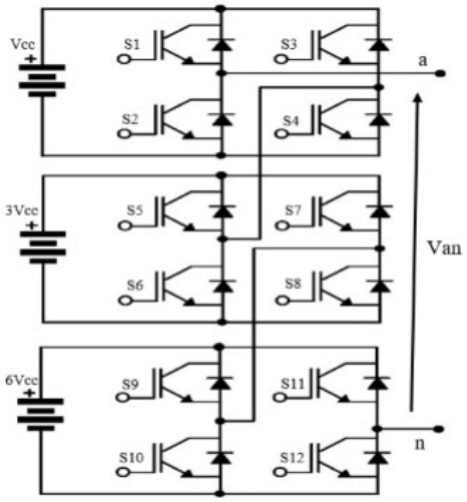

Fig. 5. Inversor multinivel con tres puentes H y fuentes asimétricas

Etapa de modulación y control del inversor multinivel

Para una adecuada selección de los DSP para el control del IMPHC-FA, es necesario conocer la potencia, tensiones y corrientes máximas que son capaces de suministrar las fuentes de alimentación, las cuales deben de ser independientes para cada uno de los puentes H del inversor multinivel.

El inversor multinivel desarrollado se alimenta a través de un panel fotovoltaico de 320W de potencia, con una tensión y corriente máxima de 37.4V y 8.56A, el cual cuenta con fuentes de CC diseñadas para funcionar con los parámetros que se indican en la tabla 2.

Tabla 2. Parámetros de las fuentes independientes de CC

Fuente	Fuente tensión (V)	Corriente nominal (A)	Corriente máxima (A)
Vcc	31.1	0.255	0.856
3 Vcc	93.3	0.755	2.568
6 Vcc	186.6	1.53	5.136

De la tabla 2, se observa que la corriente máxima de entrada, es de 1.53A, pero sumada a los dos puentes de menor tamaño, la corriente máxima para los DSP es de 8.56A, de igual forma tienen que considerarse los voltajes de bloqueo, el cual está dado por VCC/2. Por lo que se seleccionó como DSP para la conmutación en el inversor multinivel, un transistor IGBT IRGB4062D, sus características principales se muestran en la tabla 3.

Tabla 3. Características del IRGB4062D

V_{CE} (voltaje colector emisor)	600V
I_C (corriente colector)	24A
I_C pulsada (corriente colector pulsada)	72A
PD (potencia disipada)	125W → 200W
Tj (temperatura de la unión)	55◦C → +175◦C
Rθjc (resistencia térmica unión-carcasa)	0.60◦C/W
Rθcd (: resistencia térmica carcasa-disipador)	0.50◦C/W

El transistor seleccionado IGBT IRGB4062D, tiene internamente un diodo de recuperación suave en paralelo con el transistor el cual se encarga de proteger a los transistores IGBT de corrientes inversas. En la figura 6, se muestra la etapa de potencia para un puente H.

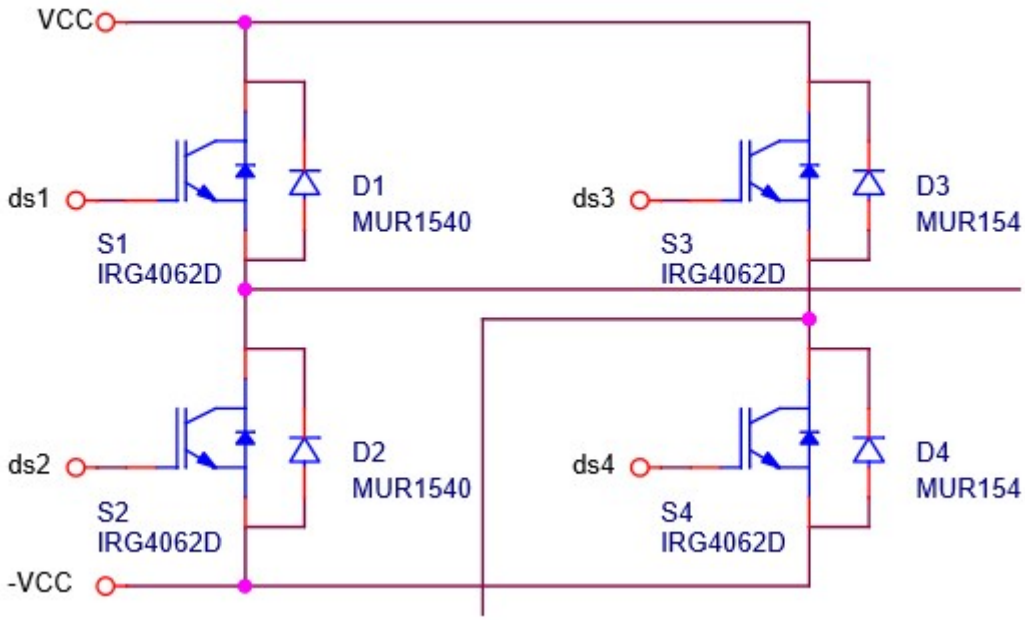

Fig. 6. Etapa de potencia para un puente H

EL diseño de la etapa de control se desarrolla simultáneamente con el diseño de la etapa de potencia, dado la importancia de esta para una adecuada conmutación de los DSP, así como para poder controlar los niveles de tensión y corriente manteniéndolos en niveles constantes para permitir una adecuada interconexión del inversor multinivel a la RED eléctrica.

La estrategia de control utilizada se basada en la Eliminación selectiva de Armónicos (ESA), la cual, además de mantener niveles de tensión y corriente constantes, tiene la característica de poder eliminar de manera selectiva armónicos de baja frecuencia, disminuyendo el porcentaje de distorsión armónica total (DAT), además solo se utilizan filtros para eliminar los armónicos de alta frecuencia. Para el empleo de la ESA, es necesario considerar la forma de onda de salida del inversor multinivel, para lo anterior se plantea la forma de onda generalizada para 11 niveles de tensión la cual se puede observar en la figura 7.

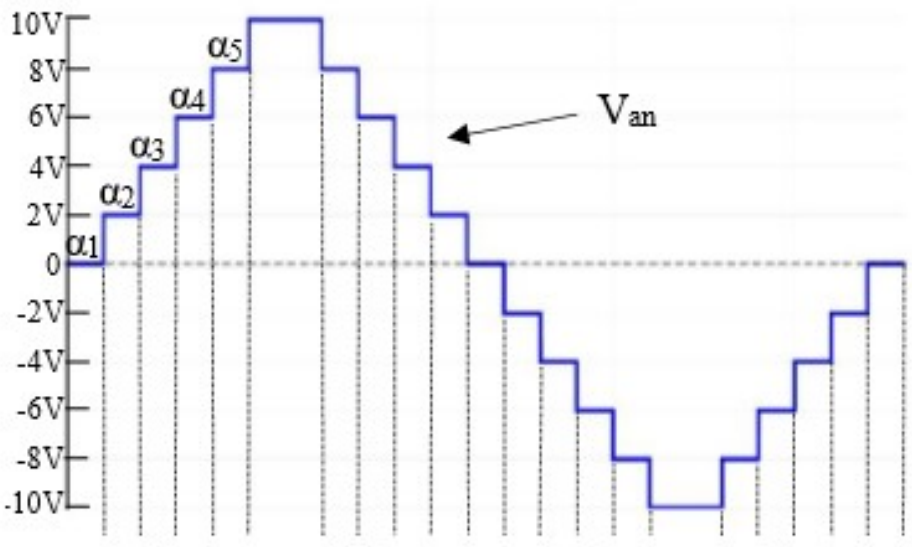

Fig.7. Forma de onda generalizada para un inversor de 11 niveles de tensión

A partir de la forma de onda generalizada de la figura 7, se pueden determinar las formas de onda que tendrán cada una de las celdas de puentes H del inversor multinivel. En la figura 8, se muestran las formas de onda para cada puente H del inversor de 11 niveles.

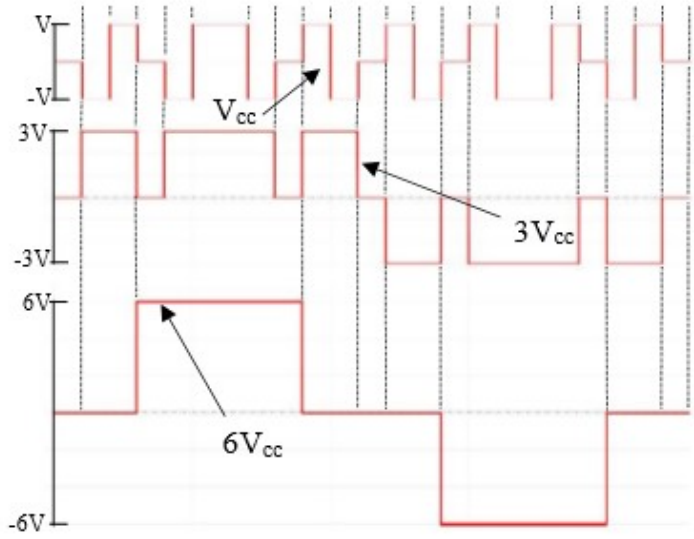

Fig. 8. Forma de onda para cada puente H del inversor multinivel de 11 niveles

En la figura 8, se puede apreciar la forma de onda de salida que fueron determinadas para cada una de las celdas de puentes H, donde cada una representa a la celda del inversor con el mismo nombre de las fuentes de alimentación deseadas para el inversor de 11 niveles, es decir Vcc, 3Vcc y 6Vcc. A partir de las formas de ondas que fueron determinadas en la figura 8, es posible obtener las secuencias de conmutación para cada uno de los transistores IGBT, en la tabla 4, se muestra las secuencias de conmutación para el inversor multinivel de 11 niveles.

Tabla 4. Secuencias de conmutación para el inversor multinivel de 11 niveles

Volts	S1	S2	S3	S4	S5	S6	S7	S8	S9	S10	S11	S12
0	0	1	0	1	1	0	1	0	1	0	1	0
2	0	1	1	0	1	0	0	1	1	0	1	0
4	1	0	0	1	1	0	0	1	1	0	1	0
6	1	0	1	0	1	0	1	0	1	0	0	1
8	0	1	1	0	1	0	0	1	1	0	0	1
10	1	0	0	1	1	0	0	1	1	0	0	1
8	0	1	1	0	1	0	0	1	1	0	0	1
6	1	0	1	0	1	0	1	0	1	0	0	1
4	1	0	0	1	1	0	0	1	1	0	1	0
2	0	1	1	0	1	0	0	1	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0
-2	1	0	0	1	0	1	1	0	1	0	1	0
-4	0	1	1	0	0	1	1	0	1	0	1	0
-6	1	0	1	0	1	0	1	0	0	1	1	0
-8	1	0	0	1	0	1	1	0	0	1	1	0
-10	0	1	1	0	0	1	1	0	0	1	1	0
-8	1	0	0	1	0	1	1	0	0	1	1	0
-6	1	0	1	0	1	0	1	0	0	1	1	0
-4	0	1	1	0	0	1	1	0	1	0	1	0
-2	1	0	0	1	0	1	1	0	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0

Estas secuencias de conmutación para cada uno de los transistores IGBT, que se observan en la tabla 4, donde "1" indica que el IGBT se encuentra encendido y "0" que se encuentra apagado, se complementan con los tiempos de conmutación o disparo que se obtendrán a través de la aplicación de la ESA, permitiendo de esta forma obtener a la salida del inversor. La etapa de control se implementó con un micro-controlador ATMEGA 2560, que se encuentra en las tarjetas Arduino la cual utiliza el lenguaje de programación de código abierto, el diagrama esquemático se muestra en la figura 9.

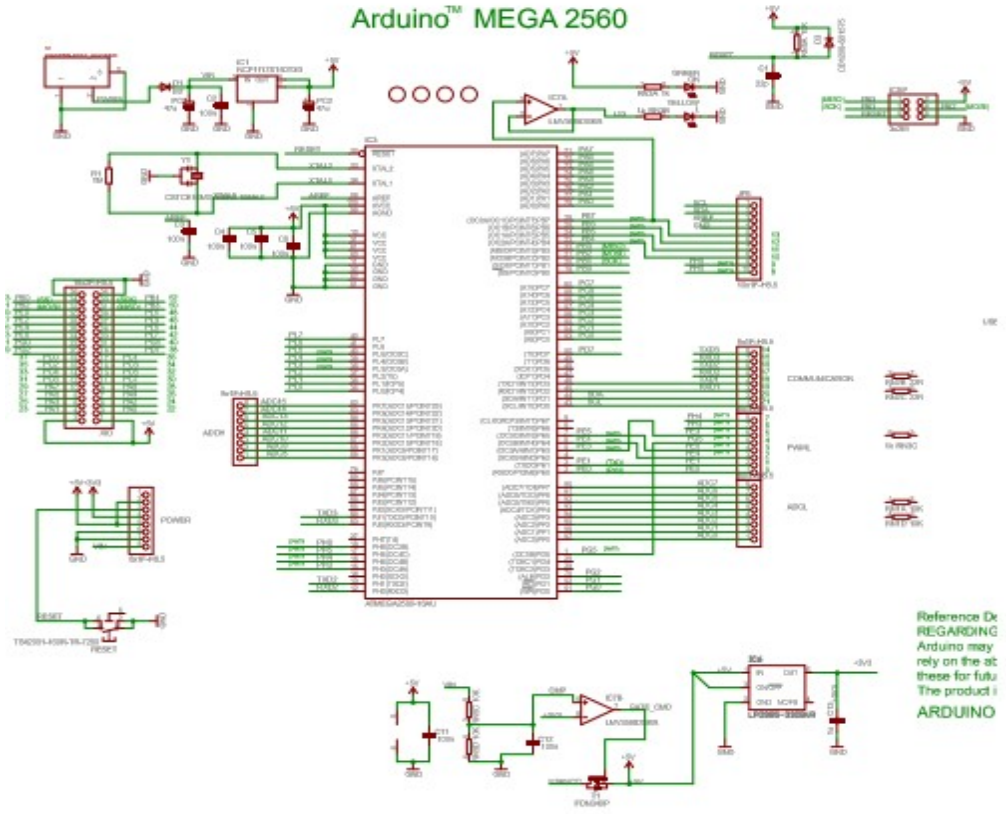

Fig. 9. Diagrama esquemático de la tarjeta Arduino MEGA 2560 R3

Dicha etapa de control basada en el micro-controlador ATMEGA 2560 de la figura 9, se centra en el procesamiento de las secuencias de conmutación para los transistores del inversor tomando la señal de referencia de cruce por cero de la red para su inicio, así como un monitoreo en tiempo real de las señales de voltaje y corriente, que permitirán conocer los valores de frecuencia, factor de potencia y del espectro armónico. La etapa de control debe encontrarse totalmente aislada de la etapa de potencia del inversor multinivel y de las señales de referencia de la red, por lo que es necesaria la implementación de opto-acopladores y así como de una etapa de acondicionamiento para las secuencias de conmutación de acuerdo a las características del Arduino MEGA ese solo puede proporcionar salidas de máximo 5V y 50mA y conforme a los requerimientos del transistor IGBT IRGB4062D este necesita de una entrada en su compuerta de 20V y 200nA.

Para el diseño de la etapa de acondicionamiento de disparo de los transistores IGBT se seleccionó, para el aislamiento de la etapa de control el opto-acoplador 4n26 y para el acondicionamiento de las señales de disparo el driver IR2101 el cual es capaz de acondicionar voltaje y corriente a niveles constantes para su uso en los transistores IGBT El circuito de acondicionamiento para las señales de disparos fue configurado para obtener a la salida del driver IR2101 la salida de 20V requerida por el transistor IGBT, este circuito que se observa en la figura 10, es decir opto-acoplador, driver, y transistor es útil para medio puente por lo que será necesaria la implementación de 6 circuitos similares.

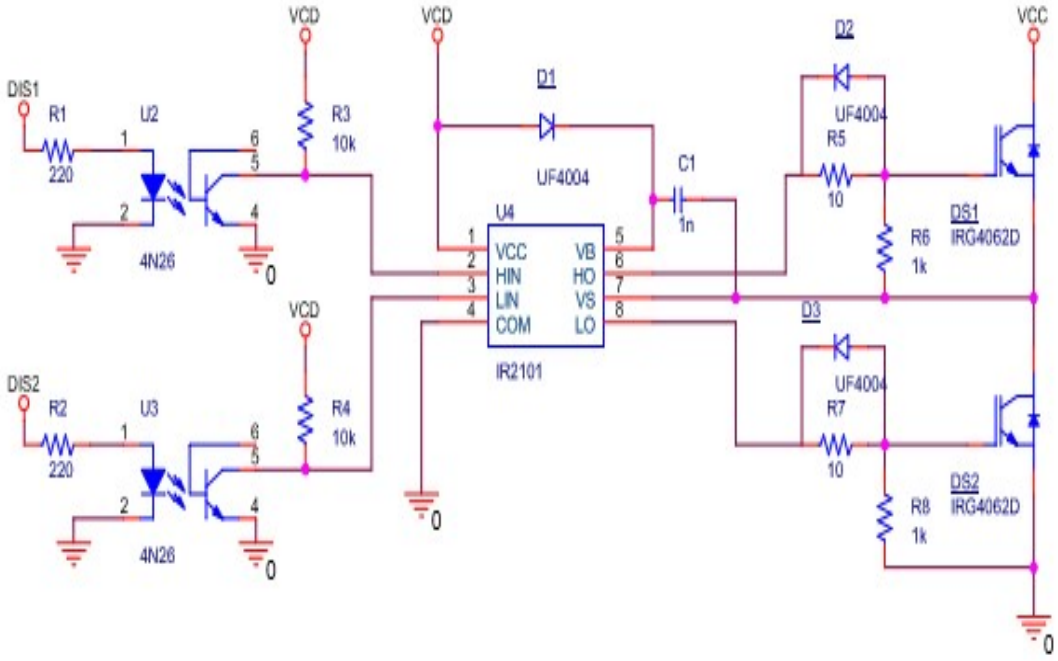

Fig.10. Circuito de acondicionamiento para las señales de disparo

Las señales de conmutación son procesadas en el micro-controlador y dirigidas a través de las salidas de los pines digitales hacia los opto-acopladores, para de esta forma aislar la etapa de control, la señal que sale del opto-acoplador, será la entrada del driver la cual se inyectara a la compuerta del transistor IGBT para su encendido y apagado.

CONCLUSIONES

Mediante la metodología desarrollada en el presente artículo se construyó un prototipo de un inversor multinivel con una configuración de 11 niveles, el cual cumple con los requerimientos de seguridad, eficiencia y calidad de generación de energía para interconexión a la red eléctrica establecidos por Comisión Federal Electricidad. Para el control del inversor multinivel se utilizó la técnica de eliminación selectiva de armónicos (SHE), la cual es una técnica de modulación estática, por lo que el prototipo trabaja de manera autónoma ajustándose a los cambios de frecuencia de la RED eléctrica, el cual se sincronizo mediante un transformador.

REFERENCIAS

[1] Pedro Joaquín Coldwell, *et al*. "Reporte de Avances de Energías Limpias". 2017, Secretaría de Energía, p. 21. [Consultado el 5 de enero de 2022]. Disponible en: https://www.gob.mx/cms/uploads/attachment/file/354379/Reporte_de_Avance_de_Energ_as_Limpias_Cierre_2017.pdf
[2] V. Miñambres-Marcos, *et al*. "Three Phase System multiconverter Injection Plant Energy Generation Photovoltaics," p. 6. [Consultado el 5 de enero de 2022]. Disponible en: https://www.google.com/url?sa=t&rct=j&q=&esrc=s&source=web&cd=&ved=2ahUKEwimxr_wtNn9AhWjVTABHZ9QDf4QFnoECBoQAQ&url=https%3A%2F%2Fupcommons.upc.edu%2Fbitstream%2Fhandle%2F2117%2F132925%2FThree-Phase%2520Isolated%2520Multi-Modular%2520Converter%2520in%2520Renewable%2520Energy%2520Distribution%2520Systems_Postprint.pdf&usg=AOvVaw2ad5W12mq4Chv4nYwXBvgF
[3] F. Chabani, *et al*, "ANN-based SHEPWM using a search on a new harmony multilevel inverter topology," Turkish J. Electr. Eng. Comput. Sci., vol. 25, n 6, p. 4867-4879, 2017. [Consultado el 5 de enero de 2022]. Disponible en: https://journals.tubitak.gov.tr/elektrik/vol25/iss6/35/
[4] F. E. Ríos Díaz, "Diseño y construcción de un Inversor Trifásico Multinivel, " Tesis de investigación, Pontificia Universidad Católica de Chile Escuela de Ingeniería, Santiago, Chile, 2003. [Consultado el 5 de enero de 2022]. Disponible en: https://www.academia.edu/6596389/DISE%C3%91O_Y_CONSTRUCCI%C3%93N_DE_UN_INVERSOR_TRIF%C3%81SICO_MULTINIVEL
[5] J. A. Vila García, "Control no Lineal de Convertidores Eléctricos de Potencia," Tesis de Mestría, Universidad Nacional Autónoma de México, México, D.F., 2005. [Consultado el 5 de enero de 2022]. Disponible en: http://www.ptolomeo.unam.mx:8080/jspui/bitstream/132.248.52.100/620/10/villagarcia.pdf
[6] J. D. Arcila, "Armónicos en Sistemas Eléctricos," Trabajo de Investigación, Ingeniería Especializada S. A. P. 26. [Consultado el 5 de enero de 2022]. Disponible en: https://www.ingenieros.es/files/proyectos/Armonicos_en_sistemas_electricos.pdf
[7] A. Sharma and A. Bardalai, "Technique to Determine the Optimized Harmonic Switching Angles of a Cascaded Multilevel Inverter for Minimum Harmonic Distortion," IETE, vol. 62, n. 3, p. 288-294, 2016. [Consultado el 5 de enero de 2022]. Disponible en: https://www.tandfonline.com/doi/abs/10.1080/03772063.2015.1105114
[8] J. Loranca Coutiño, "Analisis de Técnicas de Modulación en Convertidores Multinivel en Cascada Asimétrico," Tesis de Maestría, Centro Nacional de Investigación y Desarrollo Tecnologíco, Morelos, Méx, 2013. [Consultado el 5 de enero de 2022]. Disponible en: https://biblus.us.es/bibing/proyectos/abreproy/50083/fichero/2017+Modelado-simulaci%C3%B3n-control+convertidores+en+cascada.pdf
[9] E. B. Guerrero, "Diseño y Construcción de un Inversor Multinivel con Técnicas de Eliminación Selectiva de Armónicos para Inyección de Energía a la Red Eléctrica, " Unidad Académica de Ingeniería Eléctrica, Zacatecas, Zac, 2018. [Consultado el 5 de enero de 2022]. Disponible en: https://www.lareferencia.info/vufind/Record/MX_e35ba33a274a9d9c76235f64615d73b5
[10] O. L. Jimenez Antunez, "Estudio de Técnicas de Modulación para el Inversor Multinivel en Cascada Híbrido (Simétrico-Asimétrico), " Tesis de Maestría, Centro Nacional de Investigación y Desarrollo Tecnológico, Morelos, Méx, 2017, vol. 1, n. 1, p. 41-54. [Consultado el 5 de enero de 2022]. Disponible en: https://www.researchgate.net/publication/324683970_Multilevel_PV_inverter_design_using_a_cascaded_H_bridge_topology_for_grid_connected_applications
[11] J. Ignacio Morales, "Análisis de Topologías de Redes Snubber para Transistores de Potencia en Fuentes Conmutadas, " Universidad Tecnológica Regional, p.1-6, 2011. [Consultado el 5 de enero de 2022]. Disponible en: https://www.academia.edu/5051549/An%C3%A1lisis_de_Topolog%C3%ADas_de_Redes_Snubber_para_Transistores_de_Potencia_en_Fuentes_Conmutadas

CONFLICTO DE INTERESES

Los autores declaran que no existe conflicto de intereses.

CONTRIBUCIÓN DE LOS AUTORES

Francisco Eneldo López Monteagudo: http://orcid.org/0000-0001-6082-1546
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.

Jorge de la Torre y Ramos: http://orcid.org/0000-0002-6601-2050
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.

Carlos Alberto Olvera Olvera: http://orcid.org/0000-0003-1519-7718
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.

Luis Octavio Solís Sánchez: https://orcid.org/0000-0003-2545-4116
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.

Héctor Guerrero Ozuna: https://orcid.org/0000-0003-0743-842X
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.

Santiago Villagrana Barraza: http://orcid.org/0000-0002-8810-0801
Conformación de la idea de la Investigación. Recopilación de los datos necesarios, simulaciones, diseños y redacción del artículo. Participación de los análisis de los resultados, redacción del borrador del artículo, revisión crítica de su contenido y aprobación final.