



Polibits

ISSN: 1870-9044

polibits@nlp.cic.ipn.mx

Instituto Politécnico Nacional

México

Cruz Contreras, Agustín; Portilla Flores, Edgar A.; Silva Ortigoza, Ramón

Multiplicador Electrónico para Encoder Incremental

Polibits, vol. 38, 2008

Instituto Politécnico Nacional

Distrito Federal, México

Disponible en: <http://www.redalyc.org/articulo.oa?id=402640451007>

- Cómo citar el artículo
- Número completo
- Más información del artículo
- Página de la revista en redalyc.org

redalyc.org

Sistema de Información Científica

Red de Revistas Científicas de América Latina, el Caribe, España y Portugal

Proyecto académico sin fines de lucro, desarrollado bajo la iniciativa de acceso abierto

# Multiplicador Electrónico para *Encoder* Incremental

Agustín Cruz Contreras, Edgar A. Portilla Flores y Ramón Silva Ortigoza

**Resumen**—Se presenta el diseño y simulación de un multiplicador electrónico para *encoders* incrementales, el sistema consiste en un decodificador que extrae el total de la información contenida en la señal de cuadratura, esta información da referencia para resoluciones en 1x, 2x y 4x. Este multiplicador tiene como propósito elevar la resolución de la señal de retroalimentación, empleando el mismo *encoder*. Se diseña totalmente con circuitos digitales para su implementación en lógica reconfigurable.

**Palabras clave**—multiplicador, *encoder* incremental, resolución de la señal de retroalimentación.

## ELECTRONIC MULTIPLICATOR FOR INCREMENTAL ENCODER

**Abstract**—We present design and experiments on simulation of the electronic multiplier for incremental encoders. The system consists in a decoder that extracts the total information contained in the quadrature signal. This information is used as reference for 1x, 2x and 4x resolutions. The purpose of the multiplier is to increment the resolution of the feed back signal using the same encoder. It is designed completely in digital circuits for its implementation in the reconfigurable devices.

**Index Terms**—Multiplier, incremental *encoder*, resolution of the feed back signal.

### I. INTRODUCCIÓN

Actualmente, uno de los mayores retos en los sistemas de instrumentación industrial, es el de mantener precisión y robustez en la cuantificación de la posición y velocidad de desplazamiento, esto, en las diferentes partes que componen un sistema en general, o de forma particular, una máquina o mecanismos de la misma [1]. Existen sistemas donde dicha cuantificación es directa, es decir, el movimiento y la posición de las diferentes partes del sistema, se pueden determinar a partir de la elección de un sistema coordinado fijo a un origen; utilizando finales de carrera y sensores intermedios para tal fin. Sin embargo, en

sistemas como un brazo robot, esto, no es tan directo, por lo que se utilizan dispositivos que permiten trasladar los desplazamientos angulares de cada una de las articulaciones, en una posición o desplazamiento total. Por otro lado, en máquinas de Control Numérico por Computador (CNC), en sistemas de control industrial o en mecanismos donde el actuador principal es un motor; se debe convertir el desplazamiento rotacional del actuador, en desplazamiento lineal, con respecto a un sistema fijo.

Muchos de los esquemas de instrumentación para los sistemas antes mencionados, están basados en la utilización del transductor rotativo o lineal denominado *encoder*, debido a su facilidad de implementación desde el punto de vista mecánico, y a su relativo bajo costo de adquisición. Existen varios tipos de *encoders*, sin embargo, los denominados *encoders* incrementales, presentan gran demanda en las aplicaciones de robótica y control retroalimentado de sistemas.

No obstante la sencillez de operación del *encoder* incremental, un factor en contra de la utilización del mismo, es la gran demanda de mayor resolución que exigen las aplicaciones de hoy en día. Por lo que en el presente trabajo se diseña un circuito multiplicador para *encoder* incremental, el cual tiene como objetivo; elevar la resolución que ofrece un dispositivo de forma general. Dicho multiplicador permite aumentar la precisión en la determinación de posición y velocidad, sin tener que cambiar el dispositivo actual.

El presente trabajo se organiza de la siguiente forma: en la sección II se explica el funcionamiento básico de un *encoder* incremental, haciendo énfasis en los aspectos importantes que permiten desarrollar el circuito multiplicador. La sección III explica el desarrollo del circuito multiplicador por dos 2x para el *encoder* incremental, con su respectiva simulación. El circuito multiplicador por cuatro 4x es desarrollado en la sección IV. En la sección V se discuten los resultados obtenidos. Finalmente, las conclusiones del presente trabajo se exponen en la sección VI.

### II. FUNCIONAMIENTO DEL *ENCODER* INCREMENTAL

El *encoder* es un transductor rotativo que transforma un movimiento angular en una serie de impulsos digitales. El *encoder* se basa en la rotación de un disco graduado con un retículo radial formado por espacios opacos, alternados con espacios transparentes. Un sistema óptico de emisor receptor infrarrojo detecta el cambio en la superficie del disco, generando dos señales en cuadratura (defasadas 90°), las señales se identifican como A y B (Fig. 1).

---

Manuscrito recibido el 19 de septiembre del 2008. Manuscrito aceptado para su publicación el 25 de noviembre del 2008.

A. Cruz Contreras, Centro de Innovación y Desarrollo Tecnológico en Cómputo del Instituto Politécnico Nacional, México, D. F. (teléfono: 57296000 Ext. 52536; e-mail: acruz@ipn.mx).

E. Portilla Flores, Centro de Innovación y Desarrollo Tecnológico en Cómputo del Instituto Politécnico Nacional, México, D. F. (teléfono: 57296000 Ext. 52536; e-mail: edport22@gmail.com).

R. Silva Ortigoza, Centro de Innovación y Desarrollo Tecnológico en Cómputo del Instituto Politécnico Nacional, México, D. F. (teléfono: 57296000 Ext. 52512; e-mail: rsilvao@ipn.mx).

El *encoder*, como su nombre lo indica, es un dispositivo que codifica información del desplazamiento y su dirección, normalmente el mínimo desplazamiento es decodificado a partir de un ciclo completo de la señal A o B. Observando detalladamente la señal en cuadratura se puede apreciar que hay información del desplazamiento en cada flanco de las señales A y B [2], por lo que es posible decodificar la información del desplazamiento y dirección, al doble y cuádruple de la señal originalmente decodificada. Incrementar la resolución de un *encoder* permite mayor precisión con el mismo costo de dispositivo.

En las señales A y B en cuadratura se encuentra codificada la información correspondiente al avance y su dirección, la cual puede ser en el sentido de las manecillas del reloj (*Clockwise*, CW) o en sentido contrario (*Counterclockwise*, CCW).

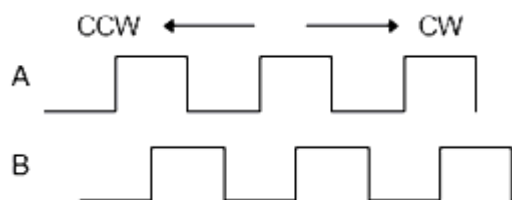


Fig. 1: Señales en cuadratura.

La información correspondiente al desplazamiento se obtiene directamente de A o B, un ciclo de la señal corresponde al mínimo avance, se puede usar como referencia el flanco de subida o bajada; para un *encoder* de 600 pulsos por revolución el mínimo avance corresponde a  $360^\circ/600=0.6^\circ$ . Para determinar la dirección del desplazamiento se requiere de ambas señales; en la Fig. 2 se tiene un circuito a través del cual se determina el sentido del desplazamiento.

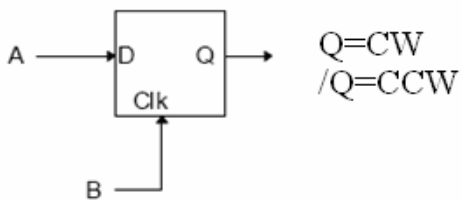


Fig. 2: Determinación del sentido de giro.

Se implementa con un *Flip-Flop* “D”, la señal A se emplea como dato y B como señal de reloj, en el sentido CW (izquierda a derecha) se captura continuamente un nivel alto, esto, porque el flanco de subida de B coincide con el nivel alto de A. Para el sentido CCW (derecha a izquierda) el flanco de subida de B coincide ahora con el nivel bajo de A.

### III. MULTIPLICACIÓN POR DOS (2X)

Las señales A y B presentan en los flancos de subida y bajada puntos intermedios, estos puntos se pueden usar como referencia para obtener valores intermedios, con los cuales se puede incrementar la resolución original del *encoder*. Al tener cuatro flancos intermedios en un ciclo de la señal en cuadratura, la resolución del *encoder* puede ser multiplicada

electrónicamente por 2X y 4X. Para la multiplicación por 2X, se deben considerar como puntos intermedios de referencia, los flancos de subida y bajada de A, como se muestra en la Fig. 3. El proceso de decodificación se puede dividir en dos partes; en la primera se determina la frecuencia original multiplicada por dos y en la segunda se determina la dirección del desplazamiento.

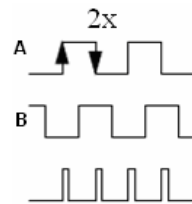


Fig. 3: Flancos a considerar en 2X.

Para el caso 2X resulta muy sencillo determinar la frecuencia final; usando una OR-EX con las señales A y B en sus respectivas entradas, la salida será 2X, la Fig. 4 muestra el circuito y simulación.

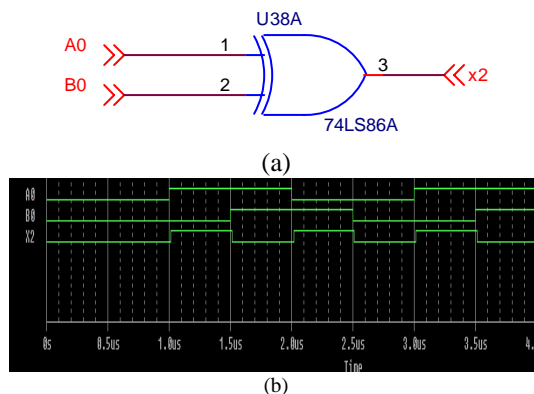


Fig. 4: circuito para 2X (a), simulación (b).

Para determinar el sentido de giro en 2X será necesario determinar el valor de las señales A y B, poco después que se presentan las transiciones de subida y bajada en la señal A. En el sentido CW (izquierda a derecha) en el flanco de subida  $A=1$  y  $B=1$ , en el de bajada  $A=0$  y  $B=0$ . En sentido CCW (de derecha a izquierda) en el flanco de subida  $A=0$  y  $B=1$ , en el de bajada  $A=1$  y  $B=0$ . Lo anterior se muestra a través se muestra el diagrama de estados para el caso 2X en la Fig. 5.

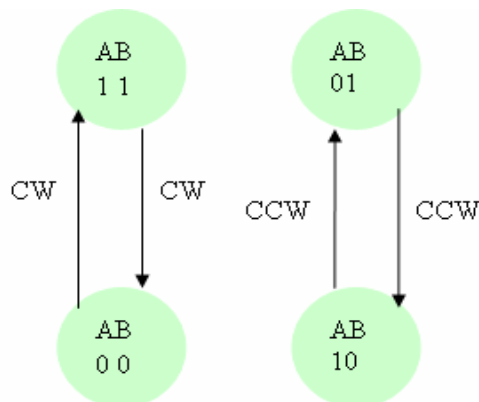


Fig. 5. Diagrama de estados para 2X.

Ahora lo que se requiere es poder determinar el momento en el que se presenta un flanco de subida o bajada; para poder determinar la presencia de los flancos se pueden utilizar circuitos monoestables, con estos se genera un pulso de duración determinada, inmediatamente después de la ocurrencia del flanco. El circuito monoestable es analógico – digital, requiere de componentes externos como resistencias y capacitores, pensando en una implementación con lógica configurable, se requiere un circuito cien por ciento digital, el uso de monoestables impide esta opción. A continuación se presenta una alternativa totalmente digital.

Para la detección de los flancos se emplea el circuito de la Fig. 6a, en este circuito se aprovecha el tiempo de propagación requerido por cada compuerta. La señal cuadrada A se aplica a la compuerta OR-EX, en una entrada llega sin retardo y en la otra se le aplica inversión y el retardo de tres compuertas. Se puede decir que durante el tiempo de propagación se tienen dos señales iguales; y la salida de la OR-EX es cero, pasado el tiempo de propagación la señal en ambas entradas de la OR-EX es diferente y la salida es uno.

En la Fig. 6b se muestra la simulación del circuito; se aprecia como para cada flanco de la señal A0, se produce un pulso en bajo, la duración de este pulso está determinada por número de compuertas inversoras, en este caso son tres, y su tiempo de propagación es aproximadamente de 40ns.

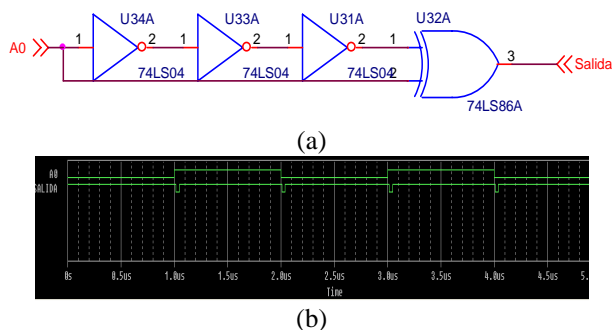


Fig. 6. Detección de flancos (a), simulación (b).

Para determinar el sentido del desplazamiento se utiliza la misma idea que en el caso 1X; “muestrear la señal A con el flanco de subida de la señal B”. Para el caso 2X es similar, a diferencia de que para 2x se de deben muestrear las señales A y B, con los flancos de subida y baja de la señal B.

En la Fig. 7 se muestra el diagrama para 2X, en este A y B son datos, y la señal CK es obtenida a partir de cada flanco de subida o bajada en B, se usa como señal del reloj para muestrear A y B, la OR-EX determina un valor para señales iguales y otro para diferentes, el cual es el criterio acorde con el diagrama de estados para 2x, con lo que se tiene  $CW=0$  y  $CCW=1$ .

En la Fig. 8a se tiene la simulación de este circuito para el caso CW, en 8b se tiene para CCW. Se puede ver que el caso CCW presenta en la salida discontinuidades en su nivel alto, esto es debido al tiempo de propagación de las señales, que para este caso resulta indeseable. El problema del retardo se puede eliminar implementado la salida DIR en modo registrado.

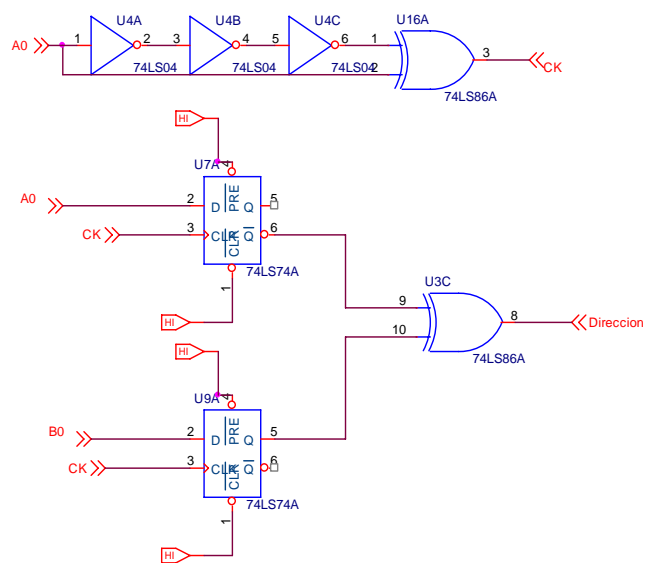


Fig. 7. Circuito para 2X.

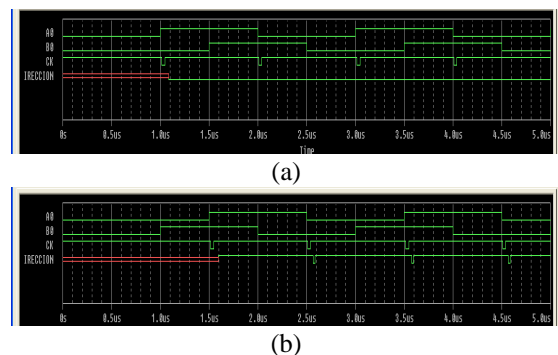


Fig. 8. Simulación para CW (a), CCW (b).

El circuito de la Fig. 9a se tiene la implementación de la salida DIR en modo registrado, para esto se usa un *Flip-Flop* y la misma señal de reloj con un retardo adicional para dar tiempo a la propagación de las señales. En (b) se presenta la simulación, en ésta se puede ver a la señal de DIR con valor constante.

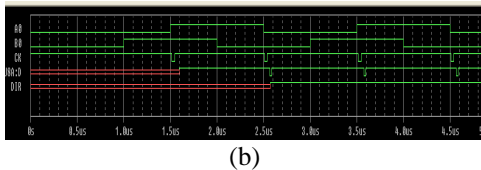
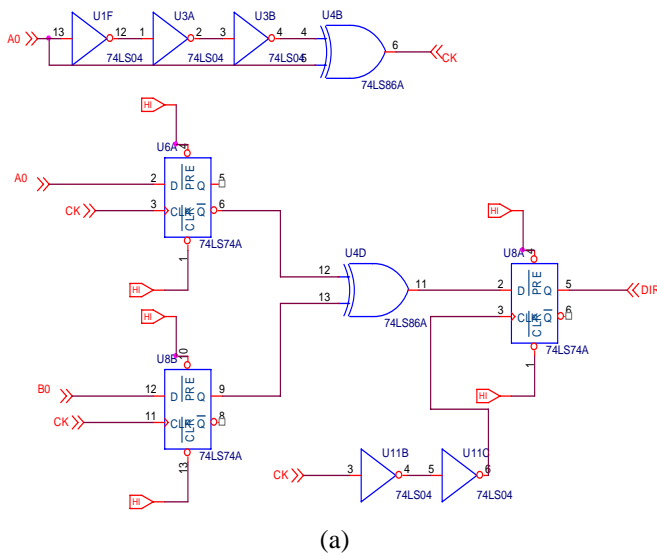


Fig. 9. Salida registrada (a), simulación (b).

#### IV. MULTIPLICACIÓN POR CUATRO (4X)

Para el caso 4x de igual manera que en 2x la decodificación se puede dividir en dos partes; determinación de la frecuencia múltiplo de 4, y la dirección del desplazamiento.

Determinar la frecuencia múltiplo de 4 no es tan sencillo cómo para el caso 2x, en 4x se debe generar un pulso en los flancos de subida y bajada de ambas señales A y B. La Fig. 10 muestra que para el caso 4x se debe de tener en consideración el evento de los flancos de ambas señales. En el circuito de la Fig. 11 se obtiene un pulso por cada flanco de A y B, por medio de la AND se unen las dos señales para integrar la señal 4x.

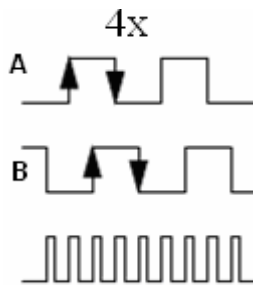


Fig. 10. Flancos para 4x.

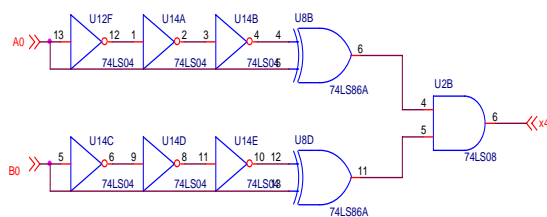


Fig. 11. Detección de flancos en A y B.

La simulación del circuito anterior se puede observar en la Fig. 12; se tienen la señales en cuadratura A y B, la detección de flancos para A y B y la salida x4. En comparación de señales 2x y 4x; 2x tiene un ciclo de trabajo del cincuenta por ciento, 4x no cumple esta condición pero, no es ningún impedimento para su aplicación.

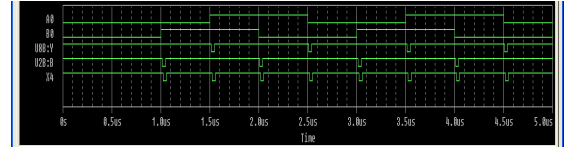


Fig. 12. Simulación, detección de flancos en 4x.

Para obtener la señal de dirección se deben considerar como el caso 2x los valores de A y B en cada flanco, en este caso se consideran los flancos de A y B, y de igual modo se revisa para CW izquierda a derecha y CCW derecha a izquierda.

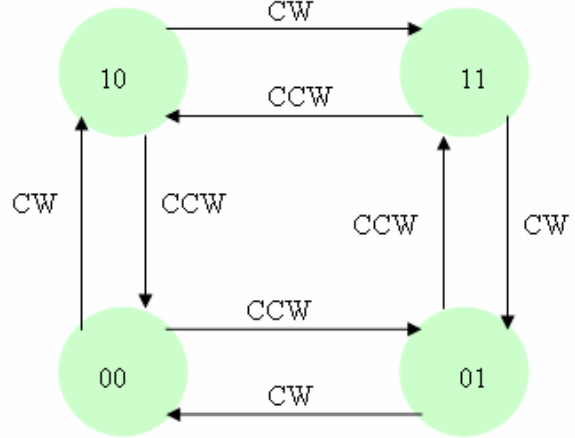


Fig. 13. Diagrama de estados 4x.

Revisando los valores de izquierda a derecha se tienen los siguientes estados: A=1 B=0, A=1 B=1 A=0 B=1, A=0 B=0, en este caso son cuatro en 2x fueron dos. El diagrama de estados de la Fig. 13 representa los estados y transiciones para el caso CW y CCW.

Del diagrama de estados se obtiene la tabla 1, en esta se tienen los estados presentes y siguientes para A y B, de los diez y seis estados posibles únicamente se emplean ocho, los restantes se pueden descartar plenamente dado que por la naturaleza del sistema nunca serán presentes. Considerando CW=0 y CCW=1 y estados no ocupados=X (no importa).

TABLA I.  
CASO 4X

Estado presente		Estado siguiente		DIR
B	A	b	a	
0	0	0	0	x
0	0	0	1	CCW
0	0	1	0	CW
0	0	1	1	x
0	1	0	0	CW
0	1	0	1	x
0	1	1	0	x

